

**INFORMATION PROCESSOR**

Patent Number: JP4281542  
Publication date: 1992-10-07  
Inventor(s): MASUKO YASUHIRO  
Applicant(s):: MATSUSHITA ELECTRIC IND CO LTD  
Requested Patent: ☐ JP4281542  
Application Number: JP19910044725 19910311  
Priority Number(s):  
IPC Classification: G06F12/16 ; G06F1/30  
EC Classification:  
Equivalents:

---

**Abstract**

---

**PURPOSE:** To ensure the consistency of data by continuing the processing of a storage device at the time of the stoppage of the operation of a main control part during the update of the data of a storage medium, and to improve the processing efficiency of the main control part.

**CONSTITUTION:** A main control part 1 and a storage device 2 are respectively driven by power sources 6 and 7. The storage device 2 is equipped with a storage medium 3, temporary storage area 4, and storage device control part 5. At the time of the generation of the data to be updated in the main control part 1, a command is transmitted to the storage device control part 5, the data are written in the temporary storage area 4 by the control of the storage device control part 5, the data of the temporary storage area 4 are written in the storage medium 3, and the data are updated. Even when the main control part 1 is stopped during the update of the data, the power source 7 of the storage device 2 is independent, so that the operation can be continued.

---

Data supplied from the **esp@cenet** database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-281542

(43) 公開日 平成4年(1992)10月7日

(51) Int.Cl.<sup>5</sup>

G 0 6 F 12/16  
1/30

識別記号

3 4 0 F 7629-5B

7832-5B

F I

G 0 6 F 1/00

技術表示箇所

3 4 1 Z

審査請求 未請求 請求項の数2(全4頁)

(21) 出願番号 特願平3-44725

(22) 出願日 平成3年(1991)3月11日

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 増子 泰弘

神奈川県横浜市港北区綱島東四丁目3番1

号 松下通信工業株式会社内

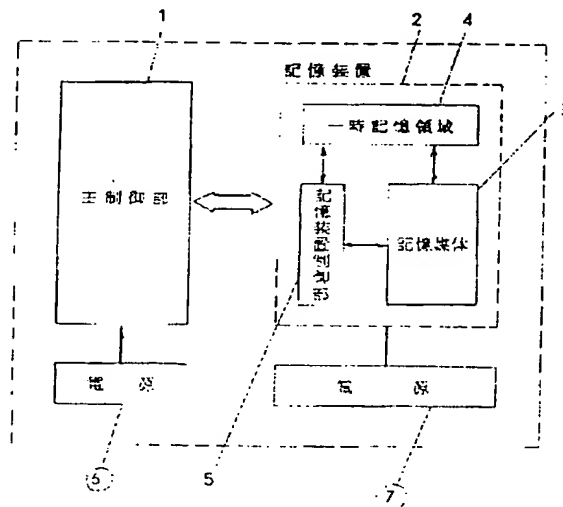
(74) 代理人 弁理士 小坂治 明 (外2名)

(54) 【発明の名称】 情報処理装置

(57) 【要約】

【目的】 記憶媒体のデータ更新中における主制御部の動作停止時に記憶装置の処理を続行してデータの一貫性を保証する。主制御部の処理効率を向上させる。

【構成】 主制御部1と記憶装置2をそれぞれ電源6と7により駆動する。記憶装置2は記憶媒体3、一時記憶領域4、記憶装置制御部5を有する。主制御部1において更新すべきデータが発生すると、記憶装置制御部5に指令を送出し、記憶装置制御部5の制御によりデータを一時記憶領域4に書き込み、その後、一時記憶領域4のデータを記憶媒体3に書き込み、データを更新する。データの更新中に主制御部1が停止しても記憶装置2の電源7が独立しているので、その動作を継続させることができる。



## 【特許請求の範囲】

【請求項1】 主制御部と、この主制御部の制御によりデータを記憶する記憶装置と、上記主制御部の駆動が停止した場合でも上記記憶装置が独立に駆動し、更新中の一連のデータ処理を完結させることができるように上記主制御部と記憶装置のそれぞれの駆動用の電源を備えた情報処理装置。

【請求項2】 記憶装置がデータを記憶する記憶媒体と、この記憶媒体のデータを更新するデータを一時記憶する一時記憶領域と、主制御部の指令に伴い、更新するデータを上記一時記憶領域に書き込み、上記一時記憶領域に書き込んだデータを上記記憶媒体に書き込み、データを更新するように制御することができる記憶装置制御部を備えた請求項1記載の情報処理装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、データの入力、データの加工、データの検索等に使用する情報処理装置に関する。

## 【0002】

【従来の技術】 図2は従来の情報処理装置の構成を示している。図2において、21は主制御部、22は記憶装置である。主制御部21は各種情報の管理、計算、各種入出力の制御および記憶装置22の制御を行う。23は主制御部21と記憶装置22に電流を供給して駆動する電源である。

【0003】 そして、主制御部21と記憶装置22が共通の電源23から供給される電流により駆動され、主制御部21において、一貫性を保証しなければならないデータ更新の要求が発生すると、記憶装置22にデータを書き込み、データ更新を行う。

## 【0004】

【発明が解決しようとする課題】 しかしながら、上記従来の情報処理装置では、電源スイッチの操作や電源23の故障等の要因によって主制御部21および記憶装置22に対する電流の供給が停止した場合、そのとき、更新中であった一連のデータの途中までが記憶されるため、情報処理装置を再び起動したときには、前回処理で途中で記憶されたデータは情報として矛盾したものになってしまうという問題があった。

【0005】 本発明は、このような従来の問題を解決するものであり、記憶装置のデータ更新中に主制御部の動作が停止しても一連のデータの処理をすべて終了するまで、継続するようにしてデータの整合性を保証することができ、また、主制御部の処理効率を向上させることができるようにした情報処理装置を提供することを目的とするものである。

## 【0006】

【課題を解決するための手段】 本発明は、上記目的を達成するために、主制御部と、この主制御部の制御により

データを記憶する記憶装置と、上記主制御部の駆動が停止した場合でも上記記憶装置が独立に駆動し、更新中の一連のデータ処理を完結させることができるように上記主制御部と記憶装置のそれぞれの駆動用の電源を備えたものである。

【0007】 そして、上記記憶装置として、データを記憶する記憶媒体と、この記憶媒体のデータを更新するデータを一時記憶する一時記憶領域と、上記主制御部の指令に伴い、更新するデータを上記一時記憶領域に書き込み、上記一時記憶領域に書き込んだデータを上記記憶媒体に書き込み、データを更新するように制御することができる記憶装置制御部を備えることができる。

## 【0008】

【作用】 したがって、本発明によれば、主制御部が一貫性を保つことを要求される一連のデータを記憶装置に渡した後、データの更新の指令を出力すると、記憶装置はデータ更新を開始するが、この途中で主制御部の動作が停止しても記憶装置が独立した電源の駆動によりデータ更新を完結するまで動作を継続することができる。また、主制御部は記憶装置にデータ更新の指令を出力した後、記憶装置において実際にデータが更新されるまで待つ必要がない。

## 【0009】

【実施例】 以下、本発明の一実施例について図面を参照しながら説明する。

【0010】 図1は本発明の一実施例における情報処理装置を示す概略ブロック図である。図1において、1は主制御部、2は記憶装置である。主制御部1は各種情報の管理、計算、各種入出力の制御および記憶装置2の制御を行う。記憶装置2はデータを記憶する記憶媒体3と、記憶媒体3のデータを更新するためのデータを一時記憶する一時記憶領域4と、主制御部1から出力される指令により記憶媒体3と一時記憶領域4に対するデータの書き込み、記憶媒体3に対する一時記憶領域4のデータの更新を制御する記憶装置制御部5とから構成されている。6は主制御部1に電流を供給する電源、7は記憶装置2に電流を供給する電源であり、これらの電源6と7は独立している。

【0011】 以上の構成において、以下、そのデータ更新動作について説明する。主制御部1と記憶装置2はそれぞれ電源6と7からの電流供給により駆動される。主制御部1において、一貫性を保証しなければならないデータ更新の要求が発生すると、その指令を記憶装置2の記憶装置制御部5に出力し、この記憶装置制御部5の制御により一時記憶領域4にデータを書き込む。その後、主制御部1は記憶装置制御部5に対してデータの更新開始を指令する。記憶装置制御部5はその指令を受け取った後、一時記憶領域4に書き込まれたデータを記憶媒体3に書き込む。

【0012】 このように、主制御部1が記憶装置制御部

5にデータ更新開始指令を出力する以前には記憶媒体3の内容は更新されず、主制御部1が記憶装置制御部5にデータ更新開始指令を出力した後では、たとえ記憶媒体3の内容の更新が完了しないうちに主制御部1が動作を停止しても電源7からの電流供給に伴う記憶装置制御部5の制御によって一時記憶領域4のデータが記憶媒体3にすべて書き込まれるまで記憶装置2の動作が継続する。したがって、データの一貫性が保証される。主制御部1から記憶装置2の記憶装置制御部5に対し、一度に更新要求する単位を大きくすることにより、大量データの一貫性を保つことが可能である。また、記憶装置制御部5が主制御部1の状態を監視し、主制御部1が停止し、かつ記憶装置制御部5が主制御部1から受けている要求をすべて完結した時点で記憶装置2全体の動作を停止させるようにすることにより、余分な電力を消費しなくて済む。更に、一時記憶領域4を更新するのに要する時間が記憶媒体3を更新するのに要する時間より短ければ、主制御部1の処理効率の向上を図ることができる。

[0013]

【発明の効果】以上説明したように本発明によれば、主制御部が一貫性を保つことを要求される一連のデータを記憶装置に渡した後、データの更新の指令を出力する

と、記憶装置はデータ更新を開始するが、この途中で主制御部の動作が停止しても記憶装置が独立した電源の駆動によりデータ更新を完結するまで動作を継続することができる。したがって、主制御部の動作停止タイミングがどの時点であっても更新データの一貫性を保証することができる。また、主制御部は記憶装置にデータ更新の指令を出力した後、記憶装置において実際にデータが更新されるまで待つ必要がないので、主制御部の処理効率の向上を図ることができる。

10 【図面の簡単な説明】

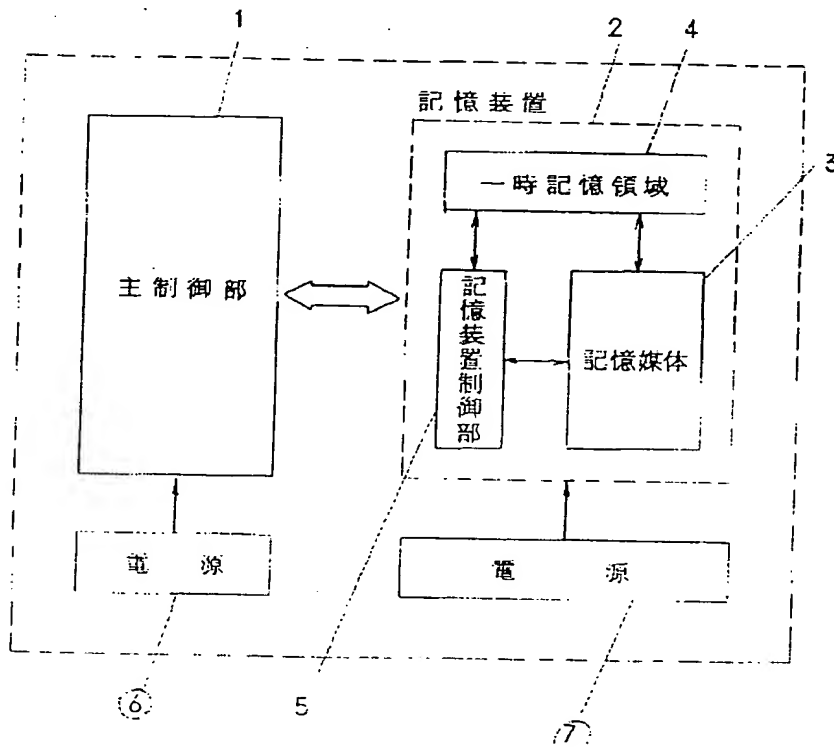
【図1】本発明の一実施例における情報処理装置を示す概略ブロック図

【図2】従来の情報処理装置を示す概略ブロック図

【符号の説明】

- 1 主制御部
- 2 記憶装置
- 3 記憶媒体
- 4 一時記憶領域
- 5 記憶装置制御部
- 6 電源
- 7 電源

【図1】



(4)

特開平4-281542

【図2】

